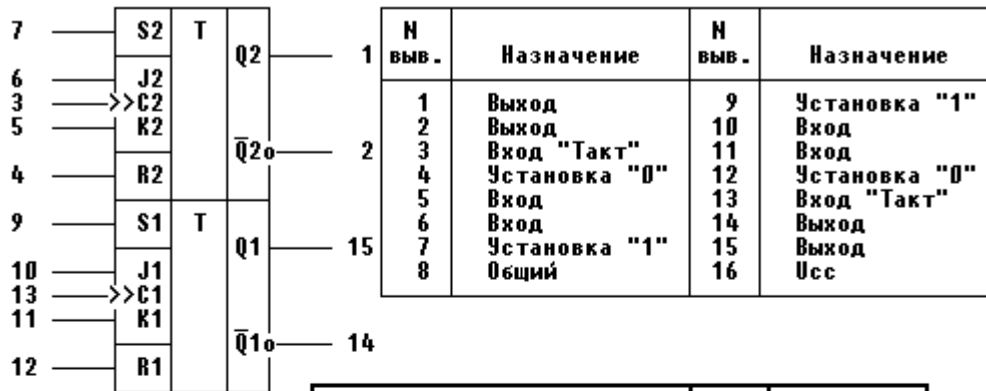


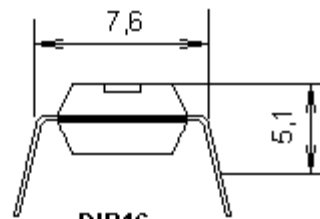
# K561, K564, K176, K561TB1

## Два J-K триггера

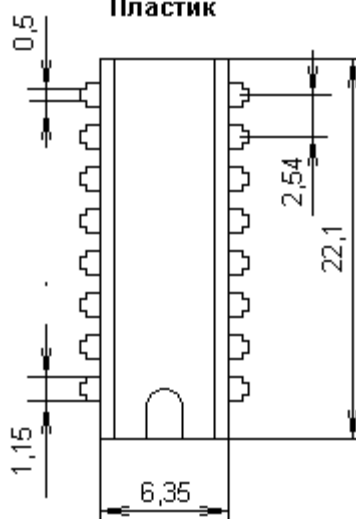


Входы					С	Выходы	
С	J	K	S	R		Q	Q̄
0	1	X	0	0	┐	1	0
1	X	0	0	0	┐	1	0
0	0	X	0	0	┐	0	1
1	X	1	0	0	┐	0	1
X	X	X	0	0	┐	Q <sub>n</sub>	Q̄ <sub>n</sub>
X	X	X	1	0	X	1	0
X	X	X	0	1	X	0	1
X	X	X	1	1	X	1	1

При подаче на информационные входы J и K уровня Н триггер работает в счетном режиме. При наличии на входе С низкого уровня напряжения происходит запись информации в первую ступень триггера. Переключение второй ступени и запись информации по входам J и K осуществляются положительным фронтом сигнала по входу С. Запись информации по входам R и S осуществляется независимо от логических состояний на входах J, K, С.



DIP16  
Пластик



Тип микросхемы	K561ТВ1
Фирма производитель	СНГ
Функциональное назначение	2 JK-триггера
T, C	-10...+70
Vdd min...Vdd max, В	-0.5...+18
Pd, мВт	400
Напр. сиг.	CLK-Q
Vil(Vnl), В при Vdd=5В	1.5
Vih(Vnh), В при Vdd=5В	3.5
Icc, мкА при Vdd=5В	<4
TrHL тип, нс при Vdd=5В	85
TrLH тип, нс при Vdd=5В	85
TrHL max, нс при Vdd=5В	100
TrLH max, нс при Vdd=5В	100
Vil(Vnl), В при Vdd=10В	3
Vih(Vnh), В при Vdd=10В	7
Icc, мкА при Vdd=10В	<8
TrHL тип, нс при Vdd=10В	45
TrLH тип, нс при Vdd=10В	45
TrHL max, нс при Vdd=10В	45
TrLH max, нс при Vdd=10В	45
Vil(Vnl), В при Vdd=15В	4
Vih(Vnh), В при Vdd=15В	11
Icc, мкА при Vdd=15В	<16
TrHL тип, нс при Vdd=15В	30
TrLH тип, нс при Vdd=15В	30
TrHL max, нс при Vdd=15В	30
TrLH max, нс при Vdd=15В	30
Корпус	16DIP